

CLIPPEDIMAGE= JP401209794A

PAT-NO: JP401209794A

DOCUMENT-IDENTIFIER: JP 01209794 A

TITLE: MANUFACTURE OF MULTILAYER PRINTED CIRCUIT SUBSTRATE

PUBN-DATE: August 23, 1989

INVENTOR-INFORMATION:

NAME

ASANO, TOMOAKI

KUWATA, HISASHI

ASSIGNEE-INFORMATION:

NAME

NEC CORP

COUNTRY

N/A

APPL-NO: JP63035912

APPL-DATE: February 17, 1988

INT-CL (IPC): H05K003/46

US-CL-CURRENT: 216/20

ABSTRACT:

PURPOSE: To eliminate adverse influence of dimensional change of an inner layer plate in a step of forming a circuit and to form a multilayer plate having high density by forming a guide hole for a laminated layer after a circuit pattern is formed.

CONSTITUTION: After a photomask is aligned with a registration hole 2 for the photomask formed on an inner layer plate 1 as a reference, a circuit pattern 4 is formed by a photoetching method. In this case, reference patterns 5 are formed simultaneously with the pattern 4 at the four corners of the plate 1, and a pattern corresponding to the mark 4 is added on the photomask to form a picture. Then, with the working origin 3 of the plate 1 as a reference the coordinates of the position of the previous reference mark 5 are measured. A displacement from the coordinates 5 of the designed position of the mark 5 is calculated, and a working origin correcting amount is obtained. Then, the

value of the correcting amount is added to opening information of the plate 1, and a guide hole 7 for a laminated layer is formed by an N/C perforator. The plate 1 formed with the hole 7 and a prepreg 10 are alternately disposed on a jig 9 for the laminated layer on which a positioning pin 8 is planted, and thermally press-bonded to obtain a multilayer plate.

COPYRIGHT: (C)1989,JPO&Japio

## ⑫ 公開特許公報(A) 平1-209794

⑬ Int. Cl.<sup>4</sup>

識別記号

庁内整理番号

⑭ 公開 平成1年(1989)8月23日

H 05 K 3/46

G-7342-5F  
Y-7342-5F

審査請求 未請求 請求項の数 1 (全4頁)

⑮ 発明の名称 多層印刷配線板の製造方法

⑯ 特 願 昭63-35912

⑰ 出 願 昭63(1988)2月17日

⑱ 発 明 者 浅 野 智 明 東京都港区芝5丁目33番1号 日本電気株式会社内  
 ⑲ 発 明 者 桑 田 恒 東京都港区芝5丁目33番1号 日本電気株式会社内  
 ⑳ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号  
 ㉑ 代 理 人 弁理士 内 原 晋

## 明 細 書

## 1 発明の名称

多層印刷配線板の製造方法

## 2 特許請求の範囲

内層板の所定の位置に基準パターンと回路パターンを形成する工程と、前記基準パターン位置を測定する工程と、前記基準パターン位置の設計値からの変位を計算し加工原点補正を加えて積層用ガイドホールを穿孔する工程と、前記積層用ガイドホールに対応する位置に積層用ガイドピンを植立した積層治具上へ前記内層板とプリブregとを交互に配設し加熱圧着して多層化する工程とを含むことを特徴とする多層印刷配線板の製造方法。

## 3 発明の詳細な説明

(産業上の利用分野)

本発明は多層印刷配線板の製造方法に関し、特に8層以上の高多層とする場合の印刷配線板の製

造方法に関する。

(従来の技術)

一般に、8層以上の高多層印刷配線板の製造においては、多層化成形時の各内層板の相対位置精度を向上させるために、位置ぎめピンを植立した積層用治具を用い、この上にあらかじめ回路パターンを形成した内層板とプリブregとを交互配設して積層を行なうピンラミネーション工法が使用されている。

第3図(a)~(c)はかかる従来の一例を説明するための工程順に示した印刷配線板の斜視図である。

まず、第3図(a)に示すように、内層板1にN/C穴あけ機を用いてフォトマスク用レジストレーション穴2と積層用ガイドホール7とを形成する。

次に、第3図(b)に示すように、フォトマスク用レジストレーション穴2を基準としてフォトマスクを整合させた後、フォトエッチング法により回路パターン4を形成する。

さらに、第3図(c)に示すように、位置ぎめピン8を植立した積層用治具9上に、内層板1とプリ

ブreg 10とを交互配置して組み立て、熱圧着して多層板を得ている。

〔発明が解決しようとする課題〕

上述した従来の多層印刷配線板の製造方法、特に内層板に回路パターンを形成する過程において、表面研磨処理やエッチングによる材料変形の影響により内層板の寸法変化が発生する。このため積層用ガイドホルの回路パターンに対する位置精度が悪化して積層用治具上への組み立て時に位置決めピンに内層板が入らなくなったり、あるいはこれを避けるため積層用ガイドホール径を大きくすると、多層化成形後の内層板相互の相対位置精度が悪化するという欠点を有していた。

本発明の目的は、かかる内層板が確実に位置決めピンに入り、且つ内層板相互の相対位置精度を向上させる多層印刷配線板の製造方法を提供することにある。

〔課題を解決するための手段〕

本発明の多層印刷配線板の製造方法は、内層板の所定の位置に基準パターンと回路パターンを形

準にフォトマスクを整合させた後、フォトエッチング法により回路パターン4を形成する。このとき基準パターン5を内層板1の四隅に回路パターン4と同時に形成するが、これはフォトマスク上に基準マーク5に対応したパターンを付加して作画しておくことによりなされる。

次に、第1図(c)に示すように、内層板1の加工原点3を基準とし、先の基準マーク5の位置座標 $(x_i, y_i)$  ( $i=1\sim 4$ )を測定する。ここでは、基準マーク5の設計位置座標6からの変位 $(\Delta x_i, \Delta y_i)$  ( $i=1\sim 4$ )を計算し、加工原点補正量 $d(Ax, Ay)$ を求める。

この場合の加工原点補正量の計算方法としては、平均値による方法、最小自乗平均値による方法、最大～最小値による方法があるが、ここでは計算の容易な最大～最小値による方法を採用している。すなわち、この場合の加工原点補正量 $(Ax, Ay)$ は

$$Ax = \frac{\text{MAX}(\Delta x_i) + \text{MIN}(\Delta x_i)}{2}$$

成する工程と、前記基準パターン位置を測定する工程と、前記基準パターン位置の設計値からの変位を計算し加工原点補正を加えて積層用ガイドホールを穿孔する工程と、前記積層用ガイドホールに対応する位置に積層用ガイドピンを植立した積層治具上へ前記内層板とプリブregとを交互に配設し加熱圧着して多層化する工程とを含んで構成される。

〔実施例〕

次に、本発明の実施例について図面を参照して説明する。

第1図(a)～(e)は本発明の第一の実施例を説明するための工程順に示した多層印刷配線板の斜視図である。

まず、第1図(a)に示すように、内層板1にN/C穴あけ機を用いてフォトマスク用レジストレーション穴2を形成する。尚、3は加工の際の加工原点である。

次に、第1図(b)に示すように、内層板1に形成したフォトマスク用レジストレーション穴2を基

$$Ay = \frac{\text{MAX}(\Delta y_i) + \text{MIN}(\Delta y_i)}{2}$$

ただし、( $i=1\sim 4$ )

として計算する。

次に、第1図(d)に示すように、前述した加工原点補正量の値を内層板1の穴あけ情報に加え、N/C穴あけ機により積層用ガイドホール7を形成する。

次に、第1図(e)に示すように、位置決めピン8を植立した積層用治具9上に、積層用ガイドホール7を形成した内層板1とプリブreg 10とを交互に配置し、それらを加熱圧着して多層板を得る。

尚、本実施例において、内層板1の材料として板厚(t)0.1mm、銅箔厚み35μ(両面)のものを用い、大きさ500mm×500mmの8層板を製作した結果、内層位置ずれ量は第1表のとおりである。又、ここでは従来方法の結果と対比して示す。

	本実施例の1層面に対する位置ずれ			従来法の1層面に対する位置ずれ		
	材料方向	同直交方向	絶対値	材料方向	同直交方向	絶対値
3層面	3σ=180μ	3σ=240μ	3σ=180μ	3σ=240μ	3σ=300μ	3σ=200μ
5層面	200μ	250μ	170μ	230μ	320μ	220μ
7層面	210μ	220μ	170μ	220μ	270μ	200μ

第 1 表

第2図は本発明の第二の実施例を説明するための印刷配線板の平面図である。

第2図に示すように、この実施例は前述した第一の実施例と同様の方法により内層板1を得たのち、積層用ガイドホール7の位置を基準として基準パターン5の位置座標を測定する。この場合、基準とする座標軸のとり方には種々の方法があるが、例えば、第2図に示すように、内層板1の上辺の中点と下辺の中点とを結ぶ直線を座標軸とし且つこの直線の中点を原点0とするのが望ましい。かかる処理は積層用ガイドホール7と基準パターン5の位置座標を測定し、計算機上で処理することにより容易に実現される。このようにして得ら

れた基準パターン5の位置座標を設計値と比較してガイドホール基準の位置変位( $\Delta Gx_i, \Delta Gy_i$ ) ( $i=1\sim 4$ )を求める。同様の計算を他の内層板に対しても実施し、ガイドホール基準の位置変位を求めておく。しかる後、積層組み立て時の対象となる内層板1のすべてについてガイドホール基準の位置変位の比較を行ない、加熱圧着後の許容精度範囲に対してガイドホール基準の位置変位が内層板相互間ですべて小さくなる組み合わせを選択する。このようにして選択された内層板1は、前述の第一の実施例と同様に、位置ぎめピンを植立した積層治具の上にプリプレグを介して配置され、加熱圧着して多層板とする。

本実施例において、<sup>積1の</sup>内層材料としては板厚(t)  
0.1mm、銅箔厚み35μ(両面)のものをを用い、  
大きさ500mm×500mmの8層板を製作した結果、  
内層位置ずれ量は第2表のとおりである。

内層板相互の 位置変位範囲		本実施例の1層面に対する位置ずれ		
		材料方向	同直交方向	絶対値
絶対値で 最大200μ	3層面	3σ=190μ	3σ=220μ	3σ=180μ
	5層面	170μ	210μ	230μ
	7層面	190μ	230μ	220μ
絶対値で 最大150μ	3層面	3σ=170μ	3σ=210μ	3σ=160μ
	5層面	150μ	200μ	180μ
	7層面	170μ	180μ	190μ
絶対値で 最大120μ	3層面	3σ=140μ	3σ=180μ	3σ=150μ
	5層面	140μ	130μ	120μ
	7層面	150μ	150μ	140μ

第 2 表

〔発明の効果〕

以上説明したように、本発明の多層印刷配線板の製造方法は積層用ガイドホールの形成を回路パターン形成後に行なうことにより、回路形成工程での内層板の寸法変化による悪影響を解消し、高密度の多層板の形成が実現できるという効果がある。

また、本発明によれば、回路パターンと積層用ガイドホールの相対的な位置を管理することによ

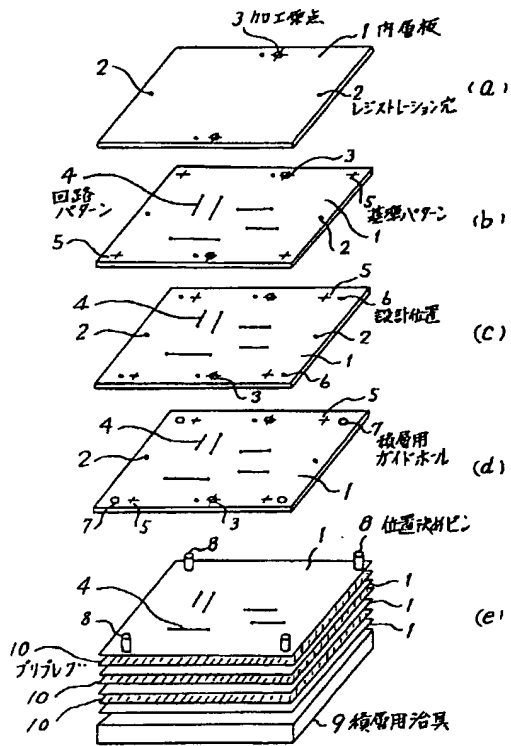
り、所望の精度範囲にある多層板を管理下において製造することが可能になり、事前の不良発生を未然に防止することもできるという効果がある。

#### 4. 図面の簡単な説明

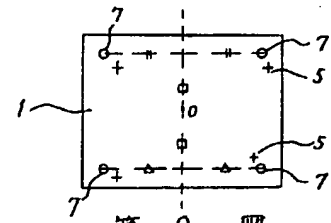
第1図(a)~(e)は本発明の第一の実施例を説明するための工程順に示した多層印刷配線板の斜視図、第2図は本発明の第二の実施例を説明するための印刷配線板の平面図、第3図(a)~(c)は従来の一例を説明するための工程順に示した多層印刷配線板の斜視図である。

1……内層板、2……レジストレーション穴、  
3……加工原点、4……回路パターン、5……基準パターン、6……設計位置、7……積層用ガイドホール、8……位置ぎめピン、9……積層用治具、10……プリプレグ。

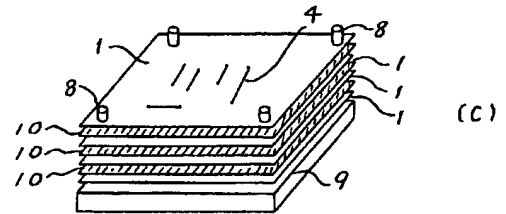
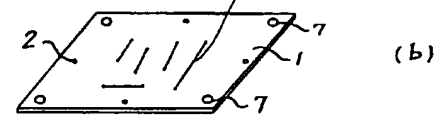
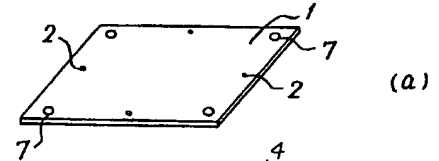
代理人 弁理士 内 原 晋



第 1 図



第 2 図



第 3 図

L Number	Hits	Search Text	DB	Time stamp
1	88507	alignment same (time or simultaneous\$4)	USPAT; US-PGPUB; EPO; JPO; DERWENT; IBM_TDB	2003/01/31 15:44
2	411	(alignment same (time or simultaneous\$4)) and 216/\$.ccls.	USPAT; US-PGPUB; EPO; JPO; DERWENT; IBM_TDB	2003/01/31 15:42
3	99	(alignment same (time or simultaneous\$4)) and 216/13-21.ccls.	USPAT; US-PGPUB; EPO; JPO; DERWENT; IBM_TDB	2003/01/31 15:42
4	12	(alignment same (time or simultaneous\$4)) and 216/17.ccls.	USPAT; US-PGPUB; EPO; JPO; DERWENT; IBM_TDB	2003/01/31 15:42
5	275657	(pin or slot or (mechanical near1 alignment)) same (time or simultaneous\$4)	USPAT; US-PGPUB; EPO; JPO; DERWENT; IBM_TDB	2003/01/31 15:45
6	76	((pin or slot or (mechanical near1 alignment)) same (time or simultaneous\$4)) and 216/13-21.ccls.	USPAT; US-PGPUB; EPO; JPO; DERWENT; IBM_TDB	2003/01/31 15:47